



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 05176883

(43)Date of publication of application: 20.07.1993

(51)Int.Cl.

A61B 1/04
G02B 23/24

(21)Application number: 03359879

(71)Applicant:

FUJI PHOTO OPTICAL CO LTD

(22)Date of filing: 26.12.1991

(72)Inventor:

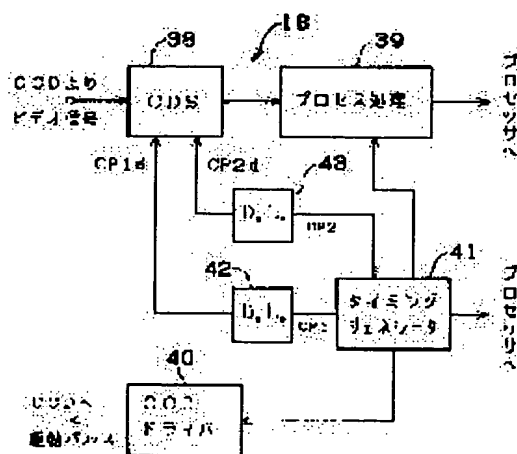
SUZUKI SHIGEO

(54) SIGNAL PROCESSING CIRCUIT OF ELECTRONIC ENDOSCOPE

(57)Abstract:

PURPOSE: To obtain a circuit easy to handle by eliminating complicatedness controlling delay quantity on the basis of ID data at every different electronic endoscopes.

CONSTITUTION: Delay lines 42, 43 applying the delay quantity corresponding to the length of an electronic endoscope are provided on the side of the electronic endoscope separated from an external processor along with a CCD driver 40 driving a solid image-pickup element (CCD) and a first signal processing circuit 18 having a sampling circuit (CDS circuit 38) processing the video signal obtained from the CCD. By this constitution, the delay quantity matched with the length of the electronic endoscope of every kind can be easily applied and the troublesomeness and complicatedness of constitution can be eliminated.



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-176883

(43)公開日 平成5年(1993)7月20日

(51)IntCl⁵

A61B 1/04

G02B 23/24

識別記号

372

庁内整理番号

7831-4C

B 7132-2K

FI

技術表示箇所

審査請求 未請求 請求項の数1(全6頁)

(21)出願番号

特願平3-359879

(22)出願日

平成3年(1991)12月26日

(71)出願人 000005430

富士写真光機株式会社

埼玉県大宮市植竹町1丁目324番地

(72)発明者 鈴木 茂夫

埼玉県大宮市植竹町1丁目324番地 富士
写真光機株式会社内

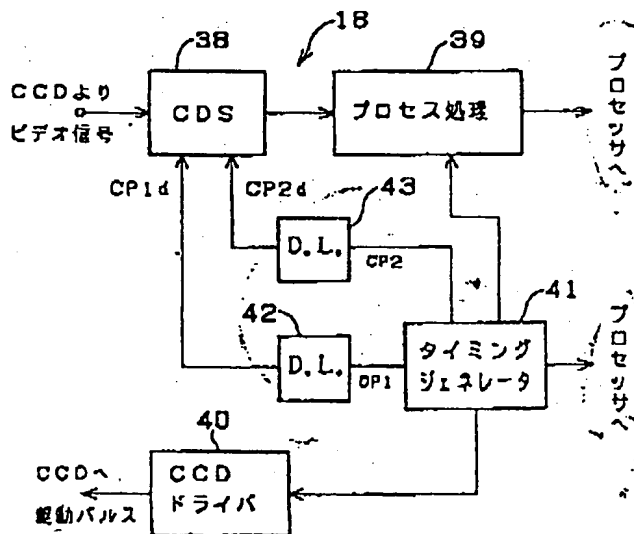
(74)代理人 弁理士 緒方 保人

(54)【発明の名称】 電子内視鏡装置の信号処理回路

(57)【要約】

【目的】 異なる電子内視鏡毎にID情報によって遅延量を制御する煩雑さをなくし、取扱い易い回路を得るようになる。

【構成】 CCDを駆動するCCDドライバ40や、このCCDで得られたビデオ信号を処理するサンプリング回路(CDS回路38)を有する第1の信号処理回路18と共に、電子内視鏡の長さに対応した遅延量を制御パルスに与える遅延線42、43を、外部プロセッサ装置と別体となる電子内視鏡側に設ける。これにより、各種の電子内視鏡の長さにあった遅延量を容易に与えることができ、構成の煩雑さ、複雑さが解消可能となる。



【特許請求の範囲】

【請求項1】 外部プロセッサ装置に接続される電子内視鏡の先端部に配設された固体撮像素子を駆動すると共に、この固体撮像素子で得られたビデオ信号を処理する電子内視鏡装置の信号処理回路において、上記固体撮像素子を駆動する駆動回路及び固体撮像素子で得られたビデオ信号をサンプリングする回路を電子内視鏡側に設け、かつ上記電子内視鏡の長さに対応した遅延量を制御パルスに与える遅延線を電子内視鏡側に配設したことを特徴とする電子内視鏡装置の信号処理回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は電子内視鏡装置の信号処理回路、特に固体撮像素子を駆動制御し、得られたビデオ信号を処理するための制御信号を出力する回路に関する。

【0002】

【従来の技術】 先端部に設けられた固体撮像素子であるCCD (Charge Coupled Device) によって、消化管等の体腔内あるいは構造物の細管内等を観察する電子内視鏡が周知であり、この種の電子内視鏡装置は、電子内視鏡（電子スコープ）が外部プロセッサ装置に接続され、この外部プロセッサ装置にモニタが接続される構成となっている。そして、上記CCDはCCDドライバからの制御信号によって制御され、CCDで得られたビデオ信号は、例えば相関二重サンプリング回路によってクランプ及びサンプルホールド処理がなされ、これによってビデオ信号の画素情報が抽出される。その後、上記サンプルホールドされたビデオ信号は、所定の処理が施された後にフレームメモリに記憶され、フレームメモリから再び読み出すことによってモニタ上に被観察体内の像がカラー表示される。

【0003】

【発明が解決しようとする課題】 しかしながら、従来における電子内視鏡装置の信号処理回路では、電子内視鏡自体の長さが3.5m程度あるため、この電子内視鏡の先端部に配設されたCCDに対して駆動制御信号を伝送し、かつCCDから出力されたビデオ信号を外部プロセッサ装置に伝送する際に信号の遅れが生じ、上記ビデオ信号のサンプリング処理等を精度よく行うことができないという問題があった。

【0004】 すなわち、信号の伝送速度は、 3.0×10^8 m/sであるから、1mでは、 $1 / (3.0 \times 10^8) \approx 3.3 \times 10^{-9}$ 秒 (3.3 ns) となる。ここで、電子内視鏡の長さを3.5mとすると、往復で電子内視鏡内での遅れ τ_d は、 $\tau_d = 3.3 \times 7 = 23.1$ nsとなり、基準パルスに対しビデオ信号が23.1 nsだけ遅れることになる。例えば、CCDにより得られるビデオ信号の読出しクロックを7.16 MHzとすると、140 ns毎に1画素の信号が得られ、またこの場

合のクランプ処理のためのフィードスルー（黒レベル）期間は20～30 ns程度となるが、この140 nsの信号幅又は20～30 nsのフィードスルー期間に対して上記17.5 nsの遅れが生じれば、正確なクランプ処理或いはサンプルホールド処理が行えなくなる。

【0005】 しかも、電子内視鏡の長さは種類によって相違しており、異なる長さの電子内視鏡に対応して外部プロセッサ装置を製作することは無駄である。そこで、従来では外部プロセッサ装置に複数の遅延線を設けると共に、電子内視鏡の種類により例えばID情報を与え、このID情報によって制御信号の遅延量を調整することが行われ、これによって電子内視鏡の長さに対応してビデオ信号が処理される。しかし、この場合には数多くの遅延線を設けなければならない、またID情報によって切り換えたりする処理が煩雑であり、構成も複雑となる。

【0006】 また、電子内視鏡装置では一般に、適用部位や使用目的に応じて異なる電子内視鏡（電子スコープ）が用いられているが、この電子内視鏡の種類に対応して複雑な回路構成の外部プロセッサ装置を製作することは煩雑である。従って、近年ではこの煩雑さを避けるために、電子内視鏡側に固有の制御・処理を行う回路を配設することが行われている。

【0007】 更に、上記外部プロセッサ装置内の回路にはIC部品が用いられているが、このIC部品は時代の推移により新しいものに置き換えられており、近年ではそのスピードも速くなっている。一方、光源装置を含むIC以外の部品は上記IC部品よりも長期間使用することが可能であり、使用寿命が異なる部品が一つの装置に混在することによる無駄が生じる。従って、電子内視鏡における固有の制御・処理をするIC回路等を外部プロセッサ装置から独立させることができれば、無駄がなく、取扱い易い装置を得ることができることになる。

【0008】 本発明は上記問題点に鑑みてなされたものであり、その目的は、遅延線を処理回路等と共に電子内視鏡側に配設することによって、異なる電子内視鏡毎にID情報によって遅延量を制御する煩雑さをなくし、取扱い易い電子内視鏡装置の信号処理回路を提供することにある。

【0009】 上記目的を達成するために、本発明は、外部プロセッサ装置に接続される電子内視鏡の先端部に配設された固体撮像素子を駆動すると共に、この固体撮像素子で得られたビデオ信号を処理する電子内視鏡装置の信号処理回路において、上記固体撮像素子を駆動する駆動回路及び固体撮像素子で得られたビデオ信号をサンプリングする回路を電子内視鏡側に設け、かつ上記電子内視鏡の長さに対応した遅延量を制御パルスに与える遅延線を電子内視鏡側に配設したことを特徴とする。

【0010】

【作用】 上記の構成によれば、固体撮像素子（CCD）の駆動回路から出力された制御信号は電子内視鏡内を伝

送してCCDに与えられ、またCCDで得られたビデオ信号は電子内視鏡内を伝送して処理回路に供給され、ここでクランプ処理やサンプルホールド処理が行われる。このときのクランプパルス又はサンプリングパルスには、遅延線によって電子内視鏡の長さに対応する遅延が加えられ、すなわち上記の駆動制御信号及びビデオ信号が電子内視鏡内を伝送した分（電子内視鏡長さの往復分）の遅れが与えられることになる。従って、ビデオ信号の所定の部分を正確にクランプ又はサンプルホールドすることができる。

【0011】

【実施例】図1には、第1実施例（面順次式）に係る電子内視鏡装置の信号処理回路が示され、図2には電子内視鏡装置の全体図が示されており、まず図2により全体構成を説明する。図2において、外部プロセッサ装置10に、コネクタ11を介して処理ユニット12が一体に設けられた電子内視鏡14が接続されている。この電子内視鏡14は、中間部に操作部15を有し、その先端部にはCCD16が配設されると共に、先端から観察光を出射するためのライトガイド17が設けられている。そして、上記処理ユニット12内には、詳細は後述するがCCDドライバを有する第1の信号処理回路18が配設されている。

【0012】一方、外部プロセッサ装置10内には、第1群のアイソレーションデバイス19、第2群のアイソレーションデバイス20、第3群のアイソレーションデバイス21が配設され、これらのアイソレーションデバイス19、20、21はフォトカプラやパルス伝送からなり、これらは電子内視鏡14側の信号回路と出力回路を電気的に遮断する役目をしている。そして、この第1群のアイソレーションデバイス19からは上記第1の信号処理回路18から例えばRGBの各ビデオ信号が伝送されることになるが、この第1群アイソレーションデバイス19にはA/D変換器23、フレームメモリ24、D/A変換器25、モニタへの出力処理を行う第2の信号処理回路26が接続されている。

【0013】また、上記第2群のアイソレーションデバイス20には、タイミングパルス発生回路27が接続され、第3群のアイソレーションデバイス21には操作部（コントロールパネル）28が接続される。上記タイミングパルス発生回路27により、タイミングパルスが上記各構成部に出力されると共に、第2群のアイソレーションデバイス20を介して電子内視鏡14側へ同期信号（C-SYNC）、ブランキング信号（C-BLK）、動作制御信号（4_{SC}）等のパルスが供給される。一方、操作部28からは第3群のアイソレーションデバイス21を介して電子内視鏡14側へフリーズ、部分拡大、電子シャッタ等の動作、γ値の設定等を行うための制御信号が供給される。なお、トランス30、第1電源回路31、第2電源回路32が設けられ、上記第1電源

回路31は電子内視鏡14内に配置されている第1の信号処理回路18へ、第2の電源回路32は外部プロセッサ装置10内の各処理回路へ電源を供給する。

【0014】更に、上記電子内視鏡14内のライトガイド17に光学的に接続された光源33が設けられ、この光源33に光源電源34が接続され、上記光源33は光源制御部35でコントロールされており、面順次式の場合はRGBフィルタを回転駆動させることによってRGB光が順次出力される。

10 【0015】図1において、上記第1の信号処理回路18には、クランプ処理及びサンプルホールド処理を行う相関二重サンプリング（CDS-Correlated Double Sampling）回路38、増幅処理、ガンマ補正等を行うプロセッサ処理部39、上記CCD16を駆動制御するCCDドライバ40、これらの各回路へタイミングパルスを供給するタイミングジェネレータ41が設けられている。そして、このタイミングジェネレータ41からは上記CDS回路38へクランプパルスCP1、サンプルホールドパルスCP2が供給されるが、このクランプパルスCP1、サンプルホールドパルスCP2を電子内視鏡14の長さを考慮した所定時間だけ遅延する遅延線（ディレイライン-D.L.）42、43が設けられている。

20 【0016】従って、上記処理ユニット12内の第1の信号処理回路18によれば、CCDドライバ40によってCCD16の駆動制御が行われると共に、CCD16で得られた被観察体内のビデオ信号に対しては、互に関連して形成されたクランプパルスCP1とサンプルホールドパルスCP2に基づいて相関二重サンプリングが行われることになる。このようにして、第1の信号処理回路18では、外部プロセッサ装置10に設けられたメモリ24の前段のアナログ処理を行う。

30 【0017】図3には、上記CDS回路38における信号波形が示されており、図3（a）はCCD16から出力されたビデオ信号であるが、このビデオ信号は、リセットパルス100で区切られるピクセルクロック期間に、光学的に画素の部分の信号を示すフィードスルー101と、画素情報部分102を有している。そして、信号の伝送時間を考えないならば、図3（b）に示されるクランプパルスCP1によって上記フィードスルー101部分のクランプ処理がなされ、また図3（c）に示されるサンプルホールドパルスCP2によって上記画素情報部分102のサンプルホールド処理が行われる。しかし、実際には電子内視鏡14の長さによって信号に遅れが生じ、図3（d）に示されるように、第1の信号処理回路18へ入力されるビデオ信号は、図3（a）の信号よりも所定時間だけ遅れることになる。従って、実施例では遅延線42により図3（e）に示されるように、遅延時間 ϵ 1だけ遅らせたクランプパルスCP1dを形成し、このクランプパルスCP1dにてビデオ信号の直流再生をすると共に、遅延線43によって図3（d）に示さ

れるように、遅延時間 τ_2 だけ遅らせたサンプルホールドパルスCP2dを形成し、このサンプルホールドパルスCP2dにて画素信号をサンプルホールドする。そうすると、最終的にCDS回路38からは図3(g)に示されるサンプルホールド信号が画素情報として出力されることになる。

[0018] 以上の実施例の構成によれば、図2に示される光量制御部35の制御によって光源33から出力されたRGB光は、電子内視鏡14内をライトガイド17にて伝達され、これによって観察光が先端部から被観察体内へ照射される。そうすると、CCDドライバ40で駆動制御されたCCD16により、上記観察光によって照射された被観察体像が捉えられ、CCD16からビデオ信号が第1の信号処理回路18へ供給される。この第1の信号処理回路18では、図1のCDS回路38に所定の遅延時間 τ_1 、 τ_2 が遅延されたクランプパルスCP1d、サンプルホールドCP2dが供給されており、これによってビデオ信号のフィードスルー101の部分10がクランプ処理されると共に、画素情報部分102がサンプルホールドされる。この場合、上記クランプパルスCP1d及びサンプルホールドパルスCP2dは、遅延線42、43によって当該電子内視鏡14を信号が伝送するのに必要な時間だけ遅らせており、従ってビデオ信号における画素情報が正確に抽出できることになる。

[0019] 上記CDS回路38の出力は、プロセス処理部39で所定の増幅、 γ 補正、等の処理が施された後に、外部プロセッサ装置10へ供給されることになり、ビデオ信号は第1群のアイソレーションデバイス19を介して出力回路側に伝送される。そうして、A/D変換器23を介してフレームメモリ24へ一旦記憶され、その後読み出されてD/A変換器25を介して第2の信号処理回路26へ入力される。この第2の信号処理回路26では、モニタへ出力するための処理が行われており、従って第2の信号処理回路26からRGBの各信号、Y/C信号等がモニタへ出力され、同時にタイミングパルス発生回路27からは同期信号がモニタへ出力され、モニタ上には被観察体内の画像がカラー表示される。

[0020] 次に、本発明の第2実施例を図4に基づいて説明する。図4の場合、同時式の電子内視鏡装置の例であり、CDS回路45の後段にはRGB等の各色信号に分離するための色分離回路46が設けられ、またプロセス処理部47、タイミングジェネレータ48、CCDドライバ49が設けられる。そして、第1実施例と同様に、クランプパルスCP1を所定時間遅らせる遅延線50、サンプルホールドパルスCP2を所定時間遅らせる遅延線51が設けられると共に、色分離回路46への動作タイミングパルスを所定時間遅らせる遅延線52が設けられる。

[0021] この第2実施例によれば、遅延線50の出力であるクランプパルスCP1dによるクランプ処理、遅延線51の出力であるサンプルホールドパルスCP2dによるサンプルホールド処理がされると共に、遅延線52から出力された制御パルスCPndによって色分離が行われ、白色光によって得られたビデオ信号が所定の色信号に変換されてプロセス処理部47へ供給される。従って、この場合も、CCDドライバ49から出力された駆動制御信号の遅れ、CCD16から出力されたビデオ信号の遅れによる影響をなくし、正確なビデオ信号を形成することができる。

[0022] 上記実施例では、第1の信号処理回路18を有する処理ユニット12を外部プロセッサ装置10との接続部に配置したが、この処理ユニット12はコンパクトな回路として電子内視鏡14の操作部15に配置することも可能である。また、上記実施例では処理ユニット12は電子内視鏡14と一体に形成したが、電子内視鏡14とも別体にし、この電子内視鏡14を処理ユニット12にコネクタ等で接続する構成とすることもできる。

[0023]

【発明の効果】 以上説明したように、本発明によれば、固体撮像素子の駆動回路及び固体撮像素子で得られたビデオ信号をサンプリングする回路を電子内視鏡側に設け、かつ上記電子内視鏡の長さに対応した遅延量を制御するパルスを与える遅延線を電子内視鏡側に配設したので、異なる電子内視鏡毎にI-D情報により遅延量を制御する煩雑さ及び複雑さをなくして、各種の電子内視鏡の長さも含った遅延量を容易に考えることができ、正確なビデオ信号を形成することが可能となる。

【図面の簡単な説明】

【図1】 本発明の第1実施例に係る電子内視鏡装置の信号処理回路の構成を示す回路ブロック図である。

【図2】 実施例の電子内視鏡装置の全体構成を示す回路ブロック図である。

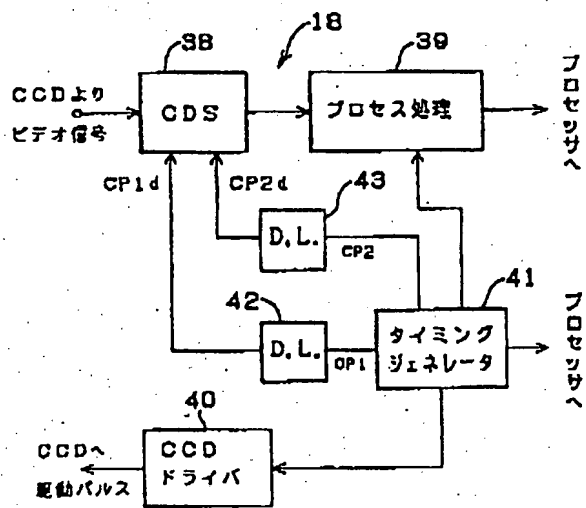
【図3】 第1実施例回路での動作を示す波形図である。

【図4】 本発明の第2実施例の構成を示す回路ブロック図である。

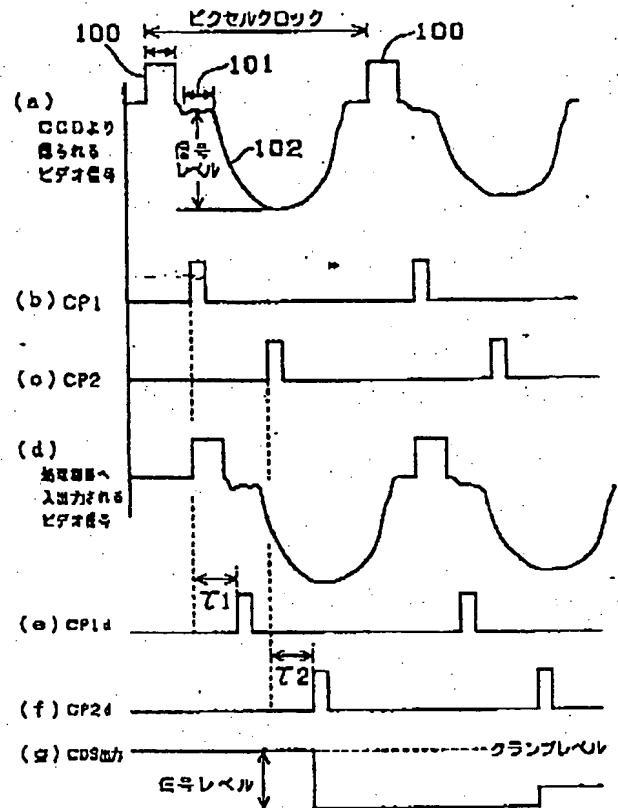
【符号の説明】

- 10 … 外部プロセッサ装置、
- 12 … 処理ユニット、
- 14 … 電子内視鏡、
- 16 … CCD、
- 18 … 第1の信号処理回路、
- 38、45 … 相関二重サンプリング(CDS)回路、
- 41、48 … タイミングジェネレータ、
- 42、43、50、51、52 … 遅延線、
- 40、49 … CCDドライバ、

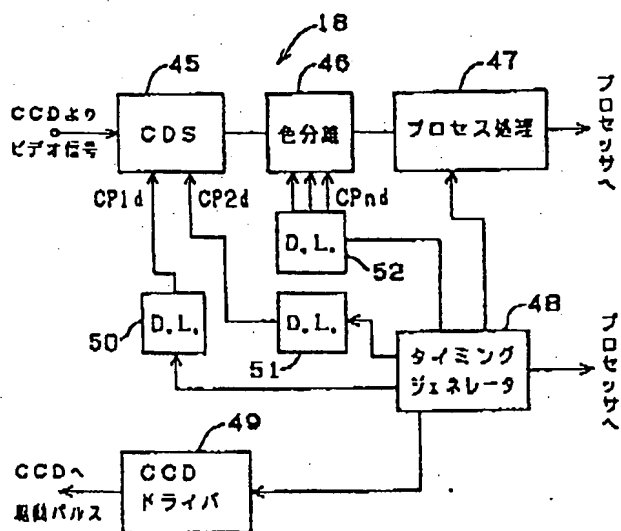
【圖 1】



{ 圖 3 }



【 54 】



(図2)

